



МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ
УЧРЕЖДЕНИЕ ОБРАЗОВАНИЯ
«МИНСКИЙ ГОСУДАРСТВЕННЫЙ ВЫСШИЙ
РАДИОТЕХНИЧЕСКИЙ КОЛЛЕДЖ»

**ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ
УСТРОЙСТВ НА ИНТЕГРАЛЬНЫХ
МИКРОСХЕМАХ**

**УЧЕБНО-МЕТОДИЧЕСКОЕ ПОСОБИЕ
ПО КУРСОВОМУ ПРОЕКТИРОВАНИЮ**

**ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ
УСТРОЙСТВ НА ИНТЕГРАЛЬНЫХ
МИКРОСХЕМАХ**

Учебно-методическое пособие
по курсовому проектированию
для учащихся специальности 2-40 02 02
«Электронные вычислительные средства»

МИНСК 2014

Минск
МГВРК
2014

УДК 681.31.004(075)
ББК 32.973–02
П79

Рекомендовано к изданию кафедрой радиоэлектроники (протокол № 14 от 29.05.2014 г.) и Научно-методическим советом учреждения образования «Минский государственный высший радиотехнический колледж» (протокол № 11 от 19.06.2014 г.)

С о с т а в и т е л ь

А. А. Беркин, преподаватель кафедры радиоэлектроники МГВРК

Р е ц е н з е н т

Л. Л. Вдовиченко, преподаватель высшей категории МГВРК

Проектирование цифровых устройств на интегральных микросхемах : учеб.-метод. пособие по курсовому проектированию для учащихся специальности 2-40 02 02 «Электронные вычислительные средства» / сост. А. А. Беркин. – Минск : МГВРК, 2014. – 28 с.
ISBN 978-985-526-228-3

В пособии предложена ориентировочная структура курсового проекта, которая снабжена расшифровкой отдельных разделов и подразделов. Приведены основные требования, предъявляемые к оформлению курсового проекта. Подробно отражены логические расчеты, что показано на примере.

Предназначено для учащихся и преподавателей колледжа.

УДК 681.31.004(075)
ББК 32.973–02

ISBN 978-985-526-228-3

© Беркин А. А., составление, 2014
© Учреждение образования «Минский государственный высший радиотехнический колледж», 2014

Предисловие

Курсовой проект (КП) завершает изучение теоретической части дисциплины «Проектирование цифровых устройств на интегральных микросхемах» и готовит учащихся к более серьезной самостоятельной работе – дипломному проектированию и производственной деятельности на предприятиях, связанных с проектированием и эксплуатацией средств вычислительной техники.

Выполняя КП, учащиеся приобретают навыки по выбору и обоснованию структурной и функциональной схем проектируемого устройства, узла, системы элементов для построения принципиальной схемы, получают необходимые сведения о последовательности этапов проектирования.

Успешно выполненный КП в значительной мере облегчает выполнение соответствующих разделов дипломного проекта, обеспечивает формирование навыков по оформлению пояснительной записки дипломного проекта, способствует углублению, систематизации и закреплению знаний, полученных учащимися при изучении теоретического курса.

Целями курсового проектирования являются:

- систематизация, закрепление и расширение теоретических знаний;
- помощь учащимся в составлении структурной, функциональной и принципиальной схем проектируемого устройства;
- приобретение учащимися навыков выбора элементной базы в соответствии с заданием на курсовое проектирование;
- помощь учащимся в проведении анализа и синтеза проектируемого устройства;
- приобретение учащимися навыков оформления КП в соответствии с требованиями, устанавливаемыми ГОСТами ЕСКД.

Задачи, которые стоят перед учащимися при курсовом проектировании:

- ознакомление с современными устройствами, используемыми в вычислительной технике;
- подготовка к работе над дипломным проектом;
- приобретение навыков проектирования устройства с минимальным числом элементов и максимальным быстродействием.

1 Общие требования к курсовому проекту

1.1 Тематика курсовых проектов

Тематика КП подбирается в соответствии с профилем подготовки специалистов и рекомендациями программы дисциплины. Она может быть расширена за счет проектирования и изготовления разрабатываемых блоков вычислительной техники. В этом случае объем пояснительной записки (ПЗ) и графической части проекта уменьшается.

Примерный перечень тем КП приведен в приложении А.

1.2 Задание на курсовое проектирование

При выдаче заданий учащимся на курсовое проектирование каждая тема КП конкретизируется по техническим характеристикам проектируемого устройства.

В исходных данных к КП должны указываться следующие характеристики:

- частота следования тактовых импульсов;
- амплитуды подаваемых напряжений;
- разрядность обрабатываемой информации.

Кроме основных исходных данных, могут быть указаны другие характеристики, более полно характеризующие разрабатываемое устройство.

Заданием оговаривается содержание ПЗ и графической части КП. Перечень разделов и подразделов ПЗ должен соответствовать последовательности, указанной в задании.

Задание должно быть утверждено председателем предметно-методической комиссии и подписано руководителем проекта.

Пример оформления листа задания приведен в приложении Б.

1.3 Содержание и объем курсового проекта

КП должен включать в себя ПЗ, графическую часть и, в случае выполнения КП с практическим исполнением, – лабораторный макет (прибор).

В ПЗ рассматриваются вопросы, характеризующие последовательность проектирования устройства, которая отражается в

задании на КП. Она выполняется в соответствии с [1]. ПЗ должна содержать 25–30 листов формата А4 одностороннего (рукописного или набранного на компьютере) текста.

Графическая часть выполняется в соответствии с [2] и должна давать наглядное представление о проектируемом устройстве и составлять не более двух листов формата А1, а также она может содержать:

- схему электрическую структурную;
- схему электрическую функциональную;
- схему электрическую принципиальную;
- плакаты.

Рекомендуется следующая структура ПЗ:

Титульный лист

Лист задания

Содержание

Введение:

- общие сведения о КП;
- актуальность выбранной темы;
- цель и задачи, решаемые в проекте;
- область применения выбранного объекта.

1 Основная часть

1.1 Литературный обзор

1.2 Назначение и общая характеристика устройства

1.3 Логическое проектирование

1.4 Выбор элементной базы

1.5 Компьютерное моделирование

Заключение

Литература

Приложения (по необходимости)

Пример оформления титульного листа КП приведен в приложении В, а содержания – в приложении Г.

1.4 Защита курсового проекта

Защита КП должна проводиться при полной его готовности, но не позже срока, определенного учебным планом. При защите КП учащийся опрашивается по материалу, содержащемуся в нем, а также по вопросам, касающимся вычислительной техники.

При защите КП с практическим исполнением проверяется правильность работы изготовленного лабораторного макета, соответствие пунктов инструкции по выполнению лабораторной работы на лабораторном макете.

2 Методические указания по выполнению курсового проекта

2.1 Введение

Введение должно содержать общие сведения о КП. В нем необходимо отразить актуальность выбранной темы, связанную с разработкой цифровых устройств, цель и задачи, решаемые в проекте, область применения выбранного объекта и преимущества, которые дает использование современных цифровых систем новых поколений, используемые методики, практическую значимость полученных результатов, перспективы при изучении выбранной темы.

Цель работы определяется темой КП и техническим заданием на него и может быть такова: разработка конструкции цифрового устройства, решающая функцию (определяется названием и назначением схемы), предназначенную для работы при указанных параметрах и т. д.

Для достижения поставленной цели необходимо решить ряд задач, которые определяют содержание работ по теме проекта, а следовательно, содержание ПЗ и комплект конструкторской документации. Необходимо перечислить задачи (согласно содержанию ПЗ) и дать очень краткое представление о том, как они будут решаться (что необходимо принять во внимание). В результате будет составлен последовательный план работы по выполнению КП.

Объем введения не превышает трех страниц печатного текста.

2.2 Литературный обзор

В обзоре литературы необходимо сжато и последовательно изложить текущие варианты решения темы КП. Обзор литературы может состоять из нескольких подразделов, каждый из которых

содержит характеристику отдельных аспектов. Все приводимые в обзоре источники должны быть критически проанализированы в соответствии с целью КП.

2.3 Назначение и общая характеристика устройства

В разделе необходимо описать назначение устройства, выполняемые им функции. При этом следует обратить внимание на технические возможности устройства и особенности его работы, проанализировать состав основных функциональных блоков.

2.4 Логическое проектирование

В разделе необходимо описать логическую функцию проектируемого устройства, процесс минимизации функции и синтеза логического устройства. Порядок логического проектирования следующий:

1 Словесная формулировка задачи, в которой оговаривается число входных и выходных переменных и функциональные связи между ними.

2 Составление таблицы истинности синтезируемой функции (или функций).

3 Запись функции (или функций) в виде логического выражения (или системы логических уравнений).

4 Минимизация функции. Процесс минимизации выполняется использованием законов алгебры логики, метода карт Карно либо иного способа.

5 Построение логической схемы из конкретных логических элементов с использованием логического уравнения в минимальной форме.

2.5 Выбор элементной базы

Правильно выбранная элементная база позволит обеспечить надежное функционирование составных частей и всего устройства в целом, снизить вероятность возникновения помех из-за несогласованности входов одних элементов с выходами других, получить высокие эксплуатационные характеристики, уменьшить энергопотребление за счет применения элементов, изготовленных по передовым технологиям, добиться лучших мас-

согabarитных показателей, повысить ремонтпригодность аппаратуры и расширить ее технические возможности.

Результатом выбора элементной базы является выбор серии интегральных схем (ИС), отвечающей общим характеристикам технического задания, и выбор конкретных элементов из серии для реализации функционала проектируемого устройства.

Основными параметрами при выборе элементов являются:

- статические параметры элементов:

- а) функциональное назначение;
- б) номинальное напряжение питания;
- в) входные и выходные напряжения для представления логического 0 и логической 1;

- динамические параметры элементов:

- а) максимальная рабочая частота;
- б) быстродействие.

2.6 Компьютерное моделирование

Компьютерное моделирование представляет собой симуляцию работы составленной электрической принципиальной схемы в программе Electronics Workbench, National Instruments Multisim либо в других программах, позволяющих создание виртуальных электрических схем.

National Instruments Multisim позволяет объединить процессы разработки электронных устройств и тестирования на основе технологии виртуальных приборов для учебных и производственных целей.

В Multisim имеются базы данных трех уровней:

- 1) главная база данных (Master Database), откуда информацию можно только считать; здесь находятся все компоненты;
- 2) пользовательская база данных (User Database) соответствует текущему пользователю компьютера;
- 3) корпоративная база данных (Corporate Database) содержит компоненты, доступные пользователям по сети.

Все базы данных делятся на группы, которые, в свою очередь, делятся на семейства.

К основным контрольно-измерительным приборам для изучения цифровых устройств относятся: генератор бинарного слова, логический пробник (индикатор логического уровня), логи-

ческий анализатор, логический преобразователь, функциональный генератор.

Программа поддерживает две системы условных графических обозначений моделей компонентов – ANSI и DIN.

ANSI – американский стандарт (American National Standard Institute), DIN – европейский стандарт (Deutsche Ingenieur Normen). Российский ГОСТ ближе к стандарту DIN.

По умолчанию используется стандарт ANSI, но предусмотрена возможность переключения. Для перехода к отображению в стандарте DIN необходимо открыть вкладку Options > Global Preferences > Parts > Symbol Standard.

Простейшие булевы функции (И, ИЛИ и НЕ) позволяют строить новые булевы функции с помощью суперпозиции. Операция суперпозиции заключается в подстановке вместо аргументов других булевых функций. Суперпозиция функций одного элемента порождает функции одного аргумента, а двух элементов дает возможность строить функции любого числа аргументов.

На рисунке 2.1 показаны обозначения базовых логических элементов, принятые в программе Multisim 10 (ANSI).

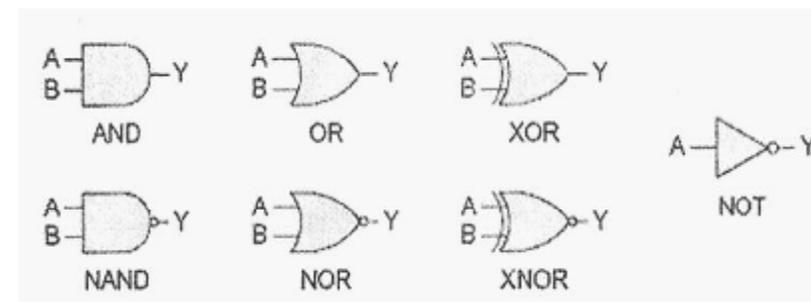


Рисунок 2.1 – Графические обозначения логических элементов И (AND), ИЛИ (OR), исключающего ИЛИ (XOR), инвертора (NOT), И-НЕ (NAND), ИЛИ-НЕ (NOR), исключающего ИЛИ-НЕ (XNOR)

В разделе необходимо охарактеризовать используемый программный пакет, описать процесс моделирования спроектированного устройства. Результатом моделирования является сни-

мок экрана готовой схемы и графиков соответствия комбинации входных и выходных сигналов.

2.7 Заключение

Объем – одна-две страницы.

Здесь должны быть отражены:

- степень выполнения поставленной задачи;
- причины несоответствия.

В заключении необходимо подвести итоги выполнения КП, оценить качество его выполнения и сравнить полученные характеристики на соответствие техническому заданию.

2.8 Литература

Этот раздел должен содержать перечень источников, цитируемых и используемых при написании КП, которые следует расположить по алфавиту авторов или заглавий (в случае четырех и более авторов). Сведения об источниках необходимо привести в соответствии с требованиями ГОСТ 7.1–2003 и приложением Д.

2.9 Приложение

В приложении приводится материал, не вошедший в основное содержание ПЗ и несущий в себе дополнительную справочную информацию.

3. Оформлению курсового проекта

3.1 Оформление пояснительной записки

Последовательность и наименование разделов в ПЗ должны полностью соответствовать заданию на курсовое проектирование и содержанию ПЗ.

Содержание разделов ПЗ должно соответствовать наименованиям разделов записки, содержать конкретные сведения о разрабатываемом устройстве.

Разбивка текста ПЗ на разделы, подразделы, пункты, подпункты, их нумерация, наименование разделов и подразделов, оформление иллюстраций, рисунков, приложений, построение таблиц должны выполняться в соответствии с [1]. Основные положения ГОСТа изложены в методическом пособии [6].

3.2 Оформление графической части

В графической части проекта должны быть выполнены: схема электрическая принципиальная, схема электрическая функциональная. Кроме указанных схем допускается выполнение схемы электрической структурной проектируемого устройства, различных графиков и иллюстраций.

Графическая часть КП должна быть выполнена на листах формата А1 или А2.

Условные графические обозначения используемых элементов должны быть выполнены согласно требованиям [1]. Основные положения ГОСТа изложены в методическом пособии [6]. Общий объем графической части КП – не менее двух листов формата А1.

3.3 Оформление курсовых проектов с практическим исполнением

При выполнении КП с практическим исполнением учащимся должен быть изготовлен лабораторный макет (прибор) по изучению работы блоков ЭВМ. При этом учащийся освобождается от компьютерного моделирования разрабатываемого устройства. Задание на КП с практическим исполнением выдает руководитель проекта.

4 Примеры логических расчетов

4.1 Синтез RS-триггера в базисе И-НЕ, ИЛИ-НЕ

Триггер представляет собой запоминающую ячейку и схему управления. В качестве запоминающей ячейки применяется RS-триггер с прямыми (в базисе ИЛИ-НЕ) входами.

Таблица истинности *RS*-триггера представлена таблицей 4.1.

Т а б л и ц а 4.1 – Таблица истинности *RS*-триггера

$Q(t)$	R	S	$Q(t+1)$
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	X
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	X

В таблице 4.1 в столбце $Q(t)$ представлено состояние триггера в момент времени t , а в столбце $Q(t+1)$ – состояние триггера в момент времени $(t+1)$, то есть после воздействия сигналов на входах R и S .

По данным таблицы 4.1 составляется переключательная функция для $Q(t+1)$ *RS*-триггера:

$$Q(t+1) = \overline{Q(t)}\overline{R}S + \overline{Q(t)}RS + Q(t)\overline{R}\overline{S} + Q(t)\overline{R}S + Q(t)RS. \quad (1)$$

Выполняется минимизация переключательной функции с помощью карт Карно (рисунок 4.1).

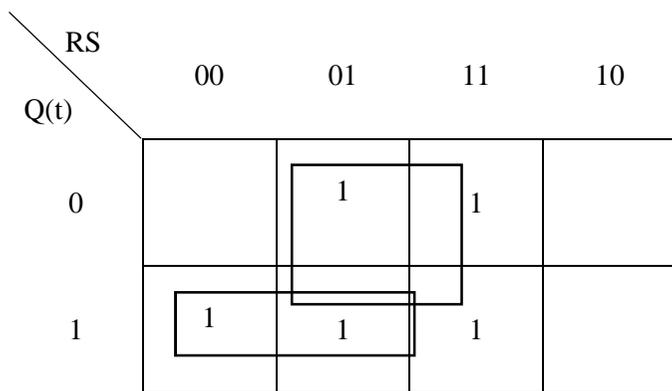


Рисунок 4.1 – Карта Карно для переключательной функции

По данным карты Карно (рисунок 4.1) получают минимальную переключательную функцию $Q(t+1)$:

$$Q(t+1) = \overline{R}Q(t) + S. \quad (2)$$

Минимальная переключательная функция (2) преобразуется в базис И-НЕ:

$$Q(t+1) = \overline{\overline{\overline{R}Q(t)} \cdot \overline{S}}. \quad (3)$$

По полученной минимальной переключательной функции (3) вычерчивается *RS*-триггер в базисе И-НЕ (рисунок 4.2).

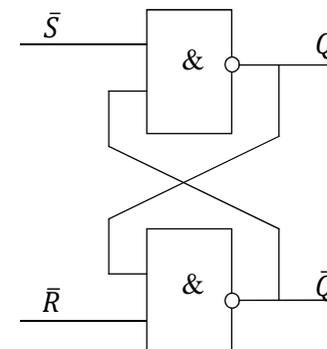


Рисунок 4.2 – *RS*-триггер в базисе И-НЕ

Для построения *RS*-триггера в базисе ИЛИ-НЕ переключательную функцию удобно получить из выражения $Q(t+1)$ с помощью карт Карно (рисунок 4.1), объединяя нули.

$$\overline{Q}(t+1) = \overline{Q}\overline{S} + R. \quad (4)$$

Взяв по функции (4) еще одну инверсию, получим переключательную функцию:

$$Q(t+1) = \overline{\overline{\overline{Q}\overline{S}} + R}. \quad (5)$$

Полученная функция (5) переводится в базис ИЛИ-НЕ:

$$Q(t+1) = \overline{\overline{Q + S + R}} \quad (6)$$

По переключательной функции (6) строим *RS*-триггер в базе ИЛИ-НЕ (рисунок 4.3).

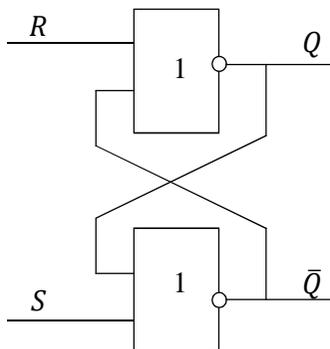


Рисунок 4.3 – *RS*-триггер в базе ИЛИ-НЕ

4.2 Синтез дешифратора на три входа

Дешифратором, или избирательной схемой, называют узел ЭВМ, в котором каждой комбинации входных сигналов соответствует наличие сигнала на одной, вполне определенной шине на выходе.

Переключательные функции полного дешифратора на три входа имеют следующий вид:

$$\begin{aligned} Y_0 &= \bar{X}_1 \bar{X}_2 \bar{X}_3 \\ Y_1 &= \bar{X}_1 \bar{X}_2 X_3; \\ Y_2 &= \bar{X}_1 X_2 \bar{X}_3; \\ Y_3 &= \bar{X}_1 X_2 X_3; \\ Y_4 &= X_1 \bar{X}_2 \bar{X}_3; \\ Y_5 &= X_1 \bar{X}_2 X_3; \\ Y_6 &= X_1 X_2 \bar{X}_3; \\ Y_7 &= X_1 X_2 X_3. \end{aligned} \quad (7)$$

Различные способы вычисления конъюнкций в системе логических уравнений (7) дают возможность получать различные структуры дешифраторов: матричные, пирамидальные, прямоугольные.

Матричные (линейные) дешифраторы являются одноступенчатыми, так как при их построении применяют конъюнкторы, число входов которых равно разрядности входного слова.

На рисунке 4.4 приведена функциональная схема матричного дешифратора на логических элементах НЕ, И, построенного по системе логических уравнений (7).

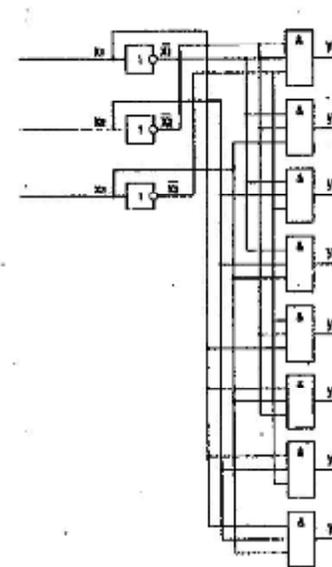


Рисунок 4.4 – Схема электрическая функциональная матричного трехразрядного дешифратора

Малоразрядность стандартных дешифраторов ставит вопрос о наращивании их разрядности. Из малоразрядных дешифраторов можно построить схему, эквивалентную дешифратору большой разрядности. Для этого входное слово делится на поля. Разрядность поля младших разрядов соответствует числу входов имеющихся дешифраторов. Оставшееся поле старших разрядов служит для получения сигналов разрешения работы одного из дешифраторов, декодирующих поле младших разрядов.

В качестве примера на рисунке 4.5 представлена схема дешифрации пятиразрядного двоичного кода с помощью малоразрядных дешифраторов.

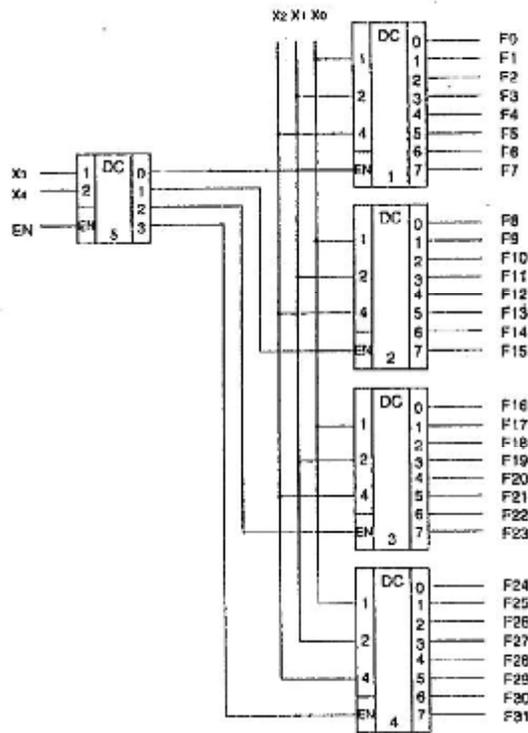


Рисунок 4.5 – Схема наращивания размерности двоичного дешифратора

Для получения 32-х выходов составляется столбец из четырех дешифраторов (1–4). Пятый дешифратор принимает два старших разряда входного кода. Возбужденный единичный выход этого дешифратора отпирает один из дешифраторов столбца по его входу расширения EN. Выбранный дешифратор столбца расшифровывает три младших разряда входного слова.

Общее разрешение или запрещение работы схемы осуществляется по входу EN пятого дешифратора.

4.3 Синтез одноразрядного сумматора

Одноразрядный сумматор имеет три входа (два для слагаемых и один для переноса единицы из младших разрядов) и два выхода (один выход – сумма текущих разрядов, второй выход – сигнал переноса в старший разряд). Таблица истинности одноразрядного сумматора представлена в таблице 4.3.

Т а б л и ц а 4.3 – Таблица истинности одноразрядного сумматора

a_i	b_i	c_{i-1}	s_i	c_i
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

Аналитические выражения функций суммы и переноса (сигнал переноса обозначен через c) имеют вид:

$$s_i = \bar{a}_i \bar{b}_i c_{i-1} + \bar{a}_i b_i \bar{c}_{i-1} + a_i \bar{b}_i \bar{c}_{i-1} + a_i b_i c_{i-1};$$

$$c_i = \bar{a}_i b_i c_{i-1} + a_i \bar{b}_i c_{i-1} + a_i b_i \bar{c}_{i-1} + a_i b_i c_{i-1}. \quad (8)$$

Выполняется минимизация полученных выражений с помощью карт Карно (рисунок 4.6).

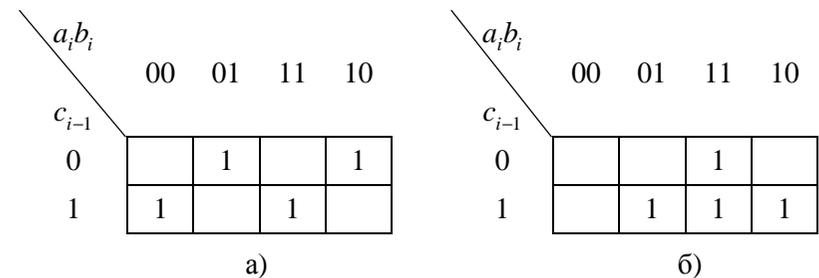


Рисунок 4.6 – Карты Карно для одноразрядного сумматора
а) Карты Карно для s_i ; б) Карты Карно для c_i

По картам Карно (рисунок 4.6) можно сделать вывод, что функция для s_i (рисунок 4.6, а) является минимальной, а выражение минимальной переключательной функции для c_i будет следующим:

$$c_i = b_i c_{i-1} + a_i b_i + a_i c_{i-1}. \quad (9)$$

Система переключательных функций, описывающих работу одноразрядного сумматора, примет следующий вид:

$$\begin{aligned} s_i &= \bar{a}_i \bar{b}_i c_{i-1} + \bar{a}_i b_i \bar{c}_{i-1} + a_i \bar{b}_i \bar{c}_{i-1} + a_i b_i c_{i-1}; \\ c_i &= b_i c_{i-1} + a_i b_i + a_i c_{i-1}. \end{aligned} \quad (10)$$

В базисе Шеффера (И-НЕ) функции s_i и c_i выражаются следующим образом:

$$\begin{aligned} s_i &= \overline{\bar{a}_i \bar{b}_i \bar{c}_{i-1} \cdot \bar{a}_i b_i \bar{c}_{i-1} \cdot a_i \bar{b}_i \bar{c}_{i-1} \cdot a_i b_i c_{i-1}}; \\ c_i &= \overline{b_i c_{i-1} \cdot a_i b_i \cdot a_i c_{i-1}}. \end{aligned} \quad (11)$$

По системе переключательных функций (11) создана функциональная схема одноразрядного сумматора в базисе И-НЕ (рисунок 4.7).

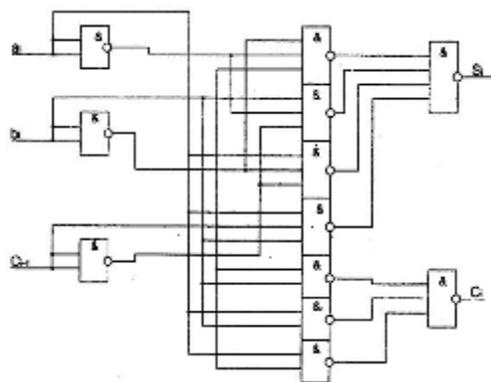


Рисунок 4.7 – Схема одноразрядного сумматора в базисе И-НЕ

Для сокращения аппаратной сложности схемы можно воспользоваться таблицей истинности одноразрядного сумматора (таблица 4.3).

Из таблицы 4.3 видно, что во всех строках, кроме первой и последней, $s_i = \bar{c}_i$. Чтобы сделать переключательную функцию справедливой в первой и последней строках, нужно убрать единицу в строке нулевых входных величин и добавить единицу в строку единичных входных величин, что приводит к соотношению

$$s_i = \bar{c}_i (a_i + b_i + c_{i-1}) + a_i b_i c_{i-1}. \quad (12)$$

Схема сумматора, построенного по переключательной функции 12, показана на рисунке 4.8.

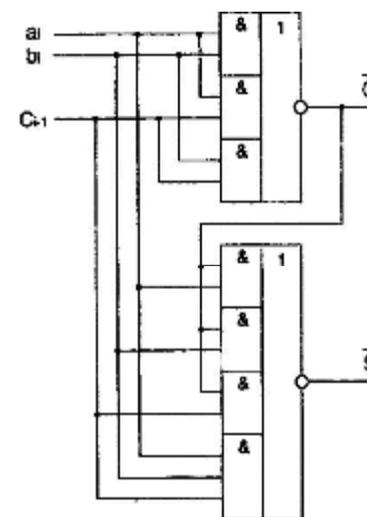


Рисунок 4.8 – Схема одноразрядного сумматора

Рекомендуемая литература

Нормативные документы

1 ГОСТ 2.105–95 ЕСКД. Общие требования к текстовым документам. – Взамен ГОСТ 2.105–79, ГОСТ 2.906–71 ; введ. 1996–07–01. – М. : Стандартинформ, 2005.

2 ГОСТ 19.701–90. ЕСПД. Схемы алгоритмов, программ, данных и систем. Обозначения условные и правила выполнения. – Введ. 1992–01–01. – М. : Стандартинформ, 2005.

Основная

3 Древис, Ю. Г. Организация ЭВМ и вычислительных систем / Ю. Г. Древис. – М. : Высш. шк., 2006.

4 Иванюк, А. А. Проектирование контролепригодных цифровых устройств : монография / А. А. Иванюк, В. Н. Ярмолик. – Минск : Бестпринт, 2006.

5 Карлашук, В. И. Электронная лаборатория на IBM PC : лабораторный практикум на базе Electronics Workbench и MATLAB / В. И. Карлашук. – М. : СОЛОН-Пресс, 2004.

6 Качан, Б. М. Электронные вычислительные машины и системы / Б. М. Качан. – М. : Энергоатомиздат, 1991.

7 Лебедев, О. Н. Микросхемы памяти и их применение / О. Н. Лебедев. – М. : Радио и связь, 1990.

8 Лысиков, О. Н. Арифметические и логические основы цифровых автоматов / О. Н. Лысиков. – Минск : Высш. шк., 1980.

9 Лысиков, Б. Г. Цифровая и вычислительная техника / Б. Г. Лысиков. – Минск : Экоперспектива, 2002.

10 Мурашко, И. А. Методы минимизации энергопотребления при самотестировании цифровых устройств : монография / И. А. Мурашко, В. Н. Ярмолик. – Минск : Бестпринт, 2004.

11 Новиков, Ю. В. Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования / Ю. В. Новиков. – М. : Мир, 2001.

12 Оформление курсовых и дипломных проектов : метод. указания для студентов специальности 1-08 01 01-02 «Профессиональное обучение. (Радиоэлектроника)» и учащихся специальностей 2-39 02 02 «Проектирование и производство РЭС», 2-41 01 31 «Микроэлектроника», 2-40 02 02 «Электронные вычислительные средства», 2-39 02 31 «Техническая эксплуатация

РЭС» / Т. И. Фещенко, Ю. С. Сычева, О. Н. Образцова. Н. И. Василевская. – Минск : МГВРК, 2006.

13 Лашкова, Н. А. Правила выполнения текстовых документов (в примерах) / Н. А. Лашкова. – Минск : МГВРК, 1997.

14 Угрюмов, Е. П. Цифровая схемотехника / Е. П. Угрюмов. – 3-е изд. – СПб. : БХВ, 2010.

15 Уилкинсон, Б. Основы проектирования цифровых схем / Б. Уилкинсон. – М. : Вильямс, 2004.

16 Цифровые интегральные микросхемы. Справочник / М. И. Богданович [и др.]. – Минск : Беларусь, 1996.

Приложение А
(справочное)

Тематика курсовых проектов

Т а б л и ц а А.1

1	Счетчик восьмиразрядный двоично-десятичный
2	Параллельный сумматор с параллельным переносом для пятиразрядных чисел
3	Четырехразрядный многофункциональный регистр
4	Универсальный четырехразрядный компаратор для 2-х четырехразрядных чисел
5	Шестнадцатиразрядный параллельный регистр
6	Мультиплексор на 16 входных информационных каналов
7	Демультимплексор на 16 выходных информационных каналов
8	Блок умножения четырехразрядных чисел
9	Последовательный сумматор восьмиразрядных чисел
10	Счетчик с произвольным коэффициентом пересчета
11	Блок контроля информационного слова
12	Компаратор для сравнения многоразрядных чисел
13	Сумматор для сложения многоразрядных чисел
14	Блок умножения многоразрядных чисел
15	Преобразователь кода многоразрядного числа
16	Счетчик с различными коэффициентами пересчета
17	ОЗУ заданной емкости, разрядности
18	Многоразрядные последовательные, параллельные регистры
19	Блок дешифрации входной информации
20	Мультиплексоры на большое число входных информационных каналов
21	Демультимплексоры на большое число выходных информационных каналов

Приложение Б
(справочное)

**Пример оформления задания
на курсовое проектирование**

МИНИСТЕРСТВО ОБРАЗОВАНИЯ РЕСПУБЛИКИ БЕЛАРУСЬ Учреждение образования «Минский государственный высший радиотехнический колледж»	
УТВЕРЖДАЮ Председатель ПМК ЭВС _____ Л. Л. Вдовиченко	
З А Д А Н И Е	
на курсовое проектирование по дисциплине <u>Проектирование цифровых устройств на интегральных микросхемах</u>	
Учащемуся _____ 3 _____ курса, _____ группы № 02291	
специальности <u>2-40 02 02</u>	
<u>Иванову Ивану Ивановичу</u> (фамилия, имя, отчество)	
Тема проекта и исходные данные <u>Четырехразрядный последовательный сумматор</u>	
<u>Выполнить синтез четырехразрядного последовательного сумматора, построить схему в базе И-НЕ</u>	
При выполнении курсового проекта по названной теме должны быть представлены:	
1. Расчетно-пояснительная записка	
<u>Введение, 1 Литературный обзор, 2 Назначение и общая характеристика устройства, 3 Логическое проектирование, 4 Выбор элементной базы, 5 Компьютерное моделирование, Заключение, Литература, Приложение А</u>	
2. Графическая часть проекта	
Лист 1	<u>Схема электрическая функциональная</u> (формат А1)
Лист 2	<u>Схема электрическая принципиальная модуля</u> (формат А1)
Лист 3	_____
Лист 4	_____
Дата выдачи задания «14» сентября 2014 г. Срок сдачи законченного проекта «14» декабря 2014 г.	
Преподаватель-руководитель курсового проекта _____	

Приложение Д
(справочное)

Пример оформления списка
использованных источников

Список использованных источников

- 1 Качан, Б. М. Электронные вычислительные машины и системы / Б. М. Качан. – М. : Энергоатомиздат, 1991.
- 2 Лебедев, О. Н. Микросхемы памяти и их применение / О. Н. Лебедев. – М. : Радио и связь, 1990.
- 3 Лысиков, О. Н. Арифметические и логические основы цифровых автоматов / О. Н. Лысиков. – Минск : Выш. шк., 1980.
- 4 Угрюмов, Е. П. Цифровая схемотехника / Е. П. Угрюмов. – 3-е изд. – СПб. : БХВ, 2010.

Оглавление

Предисловие	3
1 Общие требования к курсовому проекту	4
1.1 Тематика курсовых проектов	4
1.2 Задание на курсовое проектирование	4
1.3 Содержание и объем курсового проекта	4
1.4 Защита курсового проекта	5
2 Методические указания по выполнению курсового проекта	6
2.1 Введение	6
2.2 Литературный обзор	6
2.3 Назначение и общая характеристика устройства	7
2.4 Логическое проектирование	7
2.5 Выбор элементной базы	7
2.6 Компьютерное моделирование	8
2.7 Заключение	10
2.8 Литература	10
2.9 Приложение	10
3 Оформление курсового проекта	10
3.1 Оформление пояснительной записки	10
3.2 Оформление графической части	11
3.3 Оформление курсовых проектов с практическим исполнением	11
4 Примеры логических расчетов	11
4.1 Синтез RS-триггера в базисе И-НЕ, ИЛИ-НЕ	11
4.2 Синтез дешифратора на три входа	14
4.3 Синтез одноразрядного сумматора	17
Рекомендуемая литература	20
Приложение А Тематика курсовых проектов	22
Приложение Б Пример оформления задания на курсовое проектирование	23
Приложение В Пример оформления титульного листа	24
Приложение Г Пример оформления содержания пояснительной записки	25
Приложение Д Пример оформления списка использованных источников	26

Учебное издание

**ПРОЕКТИРОВАНИЕ ЦИФРОВЫХ
УСТРОЙСТВ НА ИНТЕГРАЛЬНЫХ
МИКРОСХЕМАХ**

Учебно-методическое пособие
по курсовому проектированию
для учащихся специальности 2-40 02 02
«Электронные вычислительные средства»

Составитель
Беркин Алексей Алексеевич

Ответственный за выпуск О. П. Козельская
Редактор И. С. Соболевская
Корректор М. Е. Заливако
Компьютерная верстка И. С. Соболевская

Подписано в печать 24.07.2014. Формат 60×84¹/₁₆. Бумага писчая.
Ризография. Усл. печ. л. 1,63. Уч.-изд. л. 1,04. Тираж 70 экз. Заказ 64.

Издатель и полиграфическое исполнение:
учреждение образования «Минский государственный высший
радиотехнический колледж»
Свидетельство о государственной регистрации издателя, изготовителя и
распространителя печатных изданий № 1/134 от 03.01.2014.
Пр. Независимости, 62, 220005, Минск.